



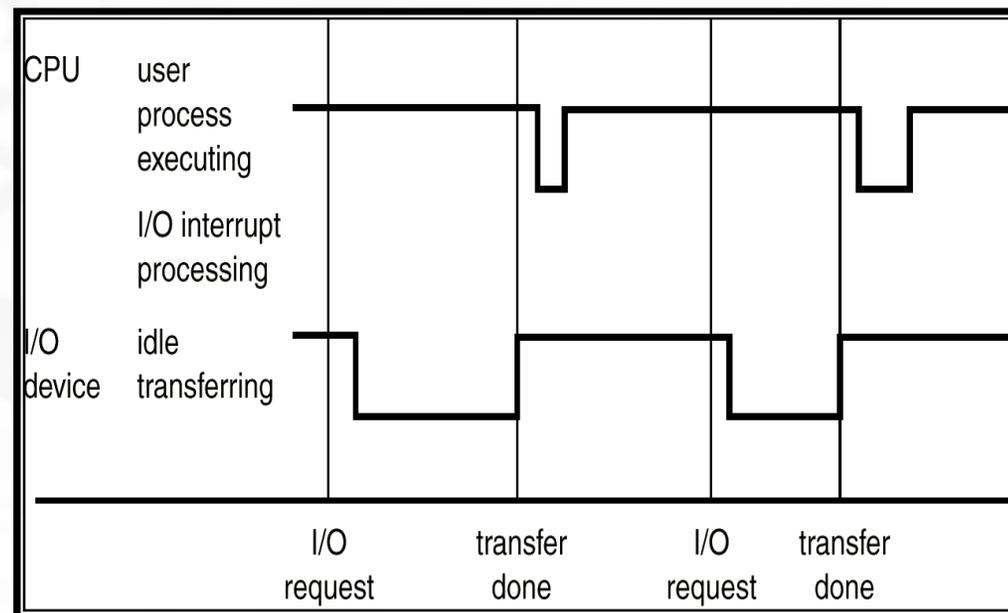
Laboratório de Pesquisa em Redes e Multimídia

# Mecanismo de Interrupção



Universidade Federal do Espírito Santo  
Departamento de Informática

## Paralelismo de Operação



- Num sistema multiprogramado a CPU está sempre apta a compartilhar o seu tempo entre os vários programas e os diferentes dispositivos periféricos que necessitam da sua atenção.
- O mecanismo de interrupção constitui a base para a implementação do esquema de paralelismo entre CPU e periféricos na multiprogramação.

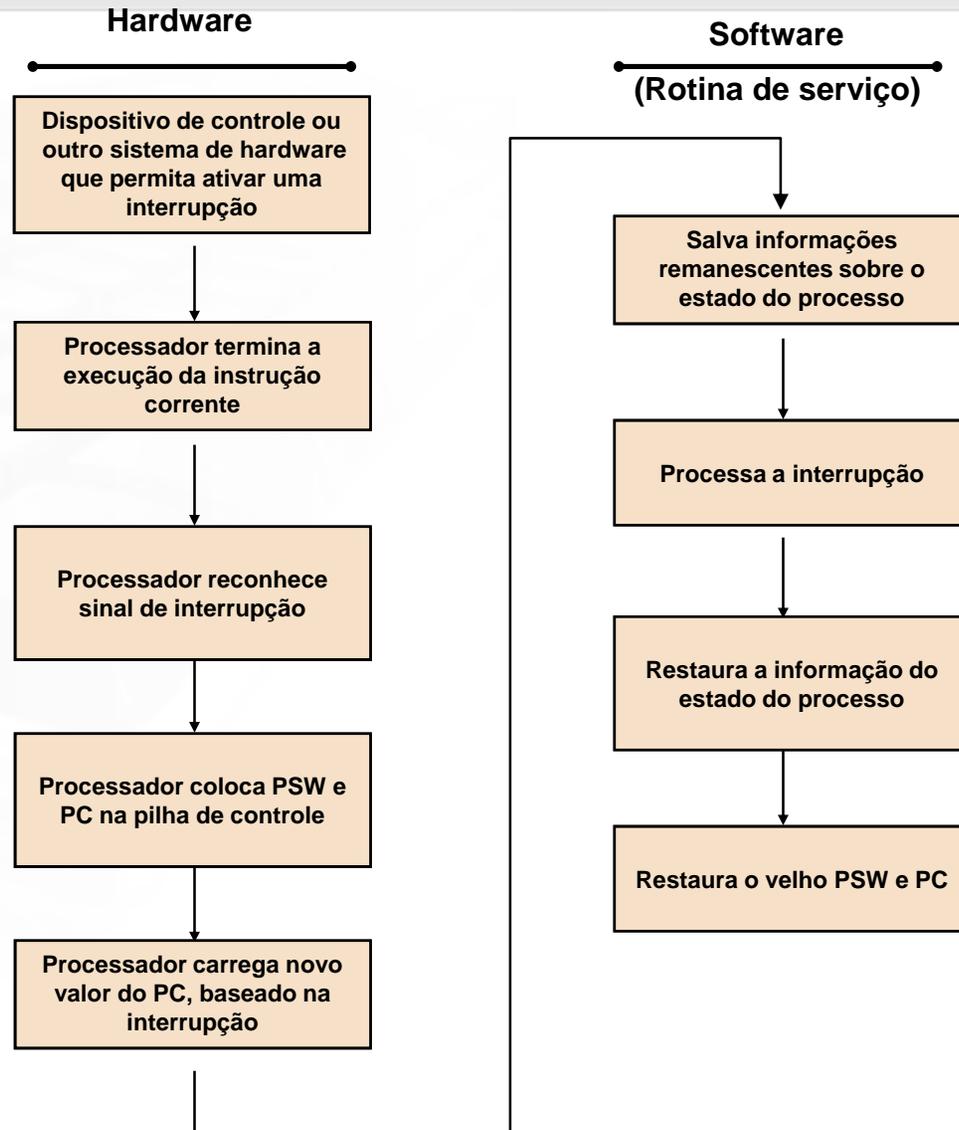
## Interrupção de Hardware

- É um mecanismo usado para sinalizar à CPU a ocorrência de eventos importantes relacionados aos dispositivos periféricos e outros elementos do sistema.
- Na ocorrência da interrupção é requerido que a CPU pare momentaneamente o que está fazendo para atendê-la.
  - Ex: término de operação de E/S, chegada de um dado em uma interface de rede, tecla pressionada, click no mouse, etc.
- A interrupção permite aos dispositivos periféricos sincronizarem a sua operação com a CPU. Caso não existisse, a CPU teria que ficar verificando se algum periférico pretende reportar algum evento ("*polling*").
  - Desperdício de tempo de CPU
  - Eventos com diferentes taxas<sup>3</sup>de sinalização (teclado x disco)

## Interrupção de Hardware (cont.)

- A ocorrência de uma interrupção força uma mudança no fluxo de controle, que é transferido para uma rotina de tratamento da interrupção correspondente (*Interrupt Handler ou Interrupt Service Routine*).
- Esta rotina possui um conjunto de instruções pré-definidas, adequadas a cada tipo de interrupção.
- Observar que as interrupções são eventos gerados assincronamente à atividade regular do sistema. O sistema não sabe em que ponto no fluxo de instruções a interrupção ocorrerá.
- O tempo de servir a interrupção é descontado do quantum do processo em execução (*time-slice*).

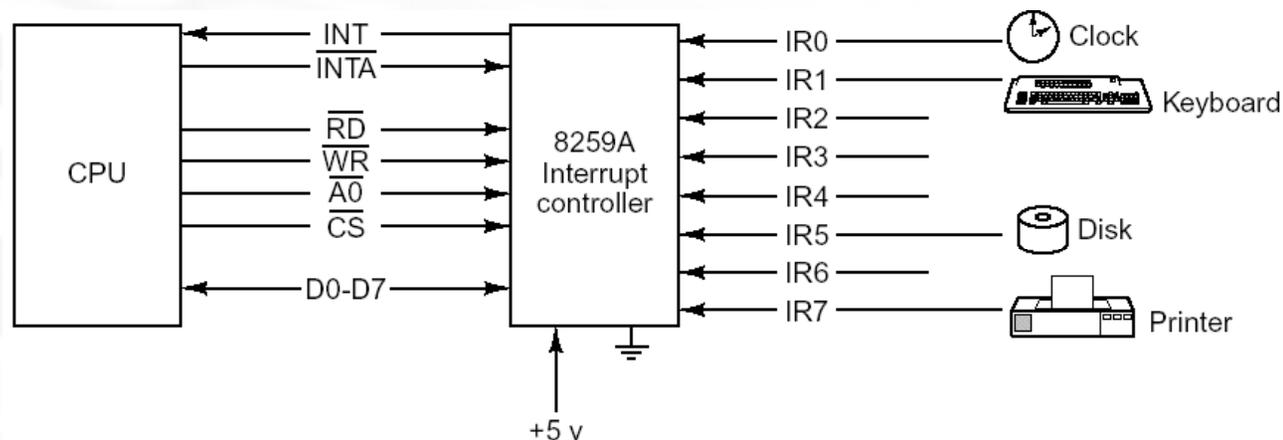
# Fluxo de Processamento de uma Interrupção



## IRQ e PIC

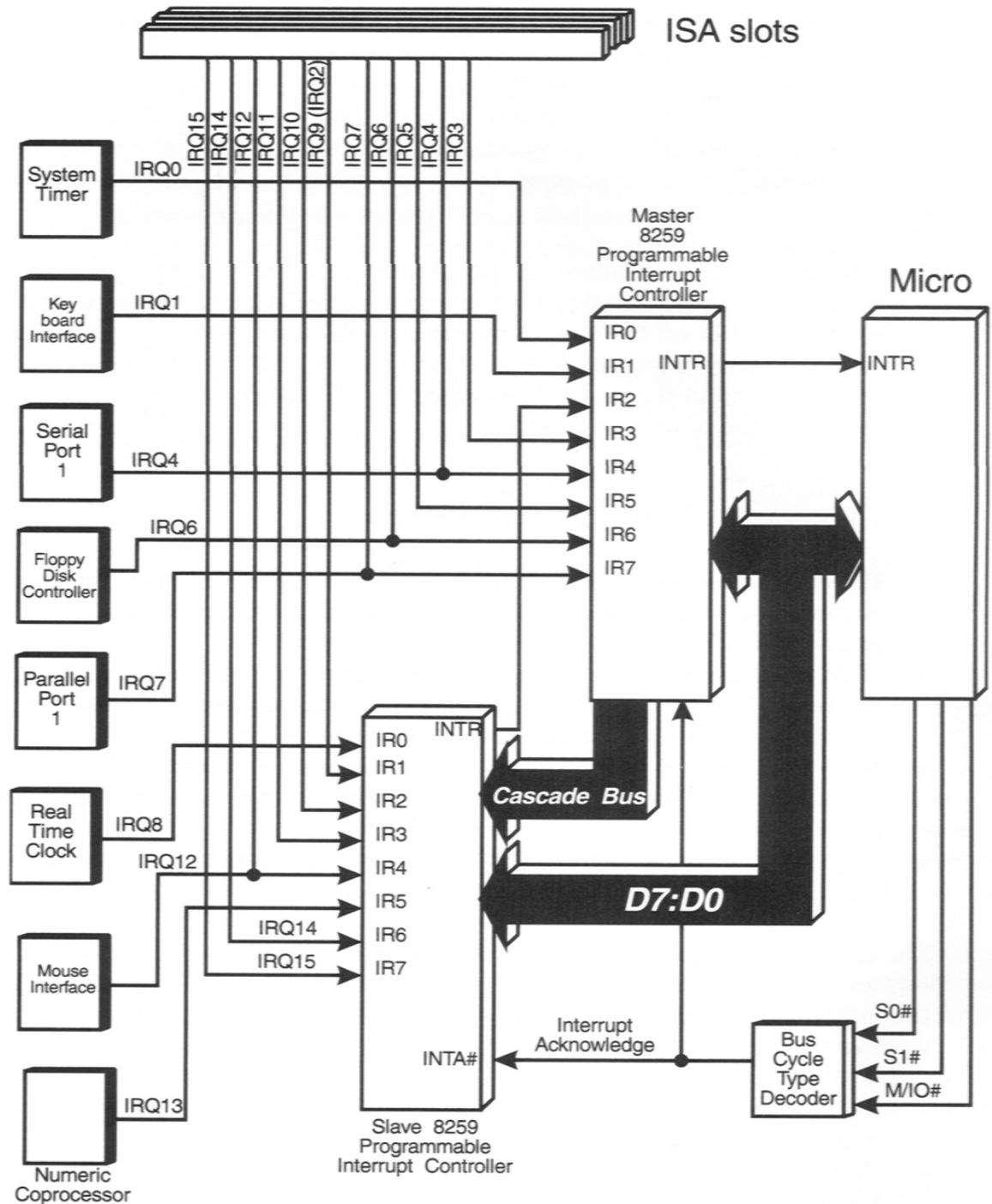
- Interrupt requests (IRQ)
  - Canais para requisição de interrupções – um canal por periférico.
- Programmable Interrupt Controller (PIC)
  - Um controlador de interrupções é responsável pelo encaminhamento das interrupções dos periféricos para o processador.
  - Estabelece um protocolo com o processador, trocando dados necessários para servir a interrupção.

## PIC 8259A (Intel)



- O controlador de interrupções ativa o sinal INT
- A CPU responde com INTA (INTerrupt Acknowledge);
- O controlador de interrupções responde através do bus de dados ( $D_0$  a  $D_7$ ) com o número da entrada que produziu a interrupção;
- A CPU utiliza esse número para indexar uma tabela de endereços de memória (designados *interrupt vectors*) onde estão os conjuntos de instruções que servem cada interrupção.

CPU  
(comunicação  
com o mundo  
exterior)



## Interrupção – Ações do Hardware

1. Controlador do dispositivo ativa uma **linha de interrupção** no barramento de sistema para iniciar a seqüência de interrupção.
2. Ativação no barramento de um **signal de reconhecimento da interrupção**.
3. Controlador do dispositivo – **vetor de interrupção**.
4. Processador remove o vetor de interrupção do barramento e salva seu valor temporariamente.
5. Pilha armazena o conteúdo do PC e do registrador contendo a PSW.
6. Processador localiza um **novo PC** com a ajuda do vetor de interrupção (índice para a tabela situada na parte baixa da memória).

## Interrupção – Ações do Software

7. Salvar o conteúdo dos registradores - restauração posterior.
8. Vetor de interrupção é compartilhado por todos os dispositivos de um mesmo tipo (não se sabe qual terminal causou a interrupção).
9. Obtenção de outra informação sobre a interrupção.
10. Correção de algum erro de E/S.
11. Atualização das variáveis envolvidas.
12. Geração de código especial para informar ao dispositivo ou controlador do dispositivo que uma interrupção está sendo processada.
13. Restauração dos valores originais dos registradores.
14. Execução da instrução RETURN FROM INTERRUPT. Processador continua a execução do programa.

## Tipos de Interrupção

### ■ Hardware

- Pedidos de dispositivos periféricos, relógio do sistema, circuitos de monitorização de energia.

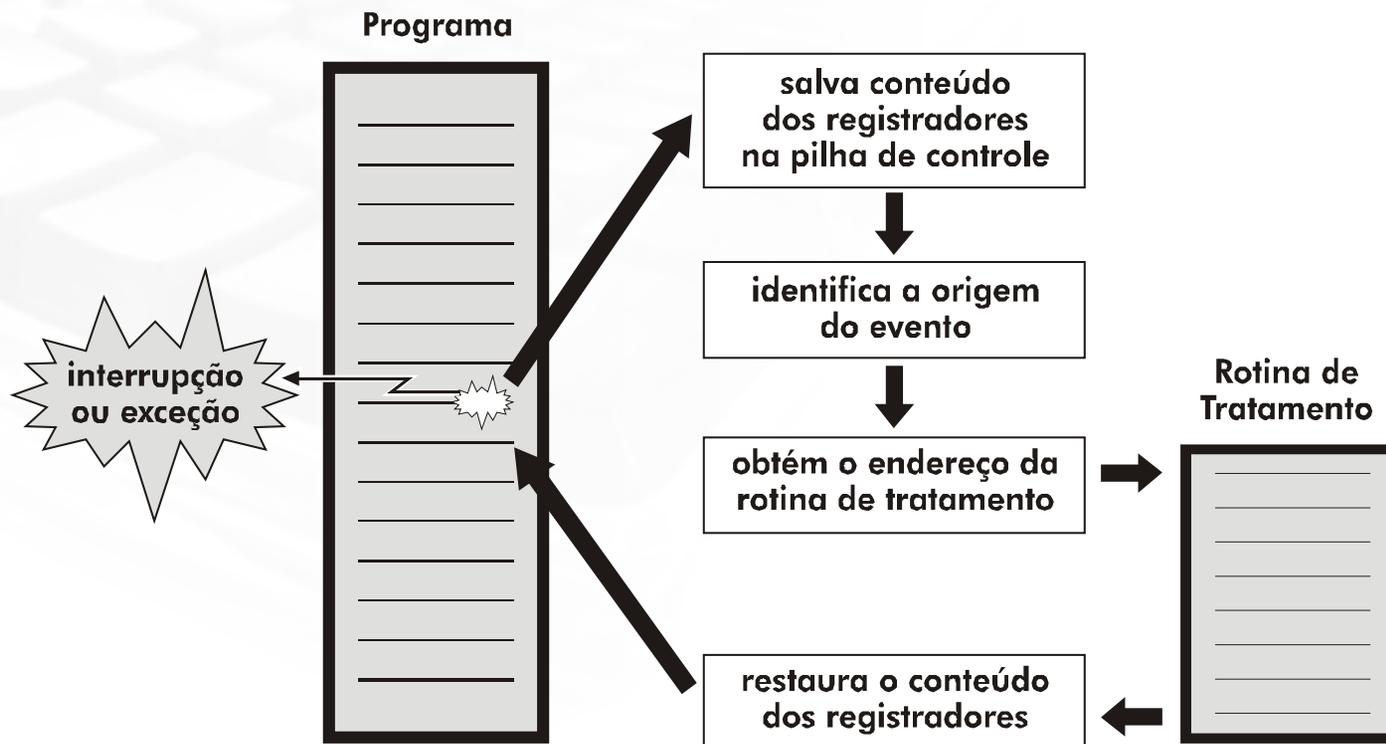
### ■ Software

- Uma interrupção causada por um programa (chamada ao sistema - SVC).

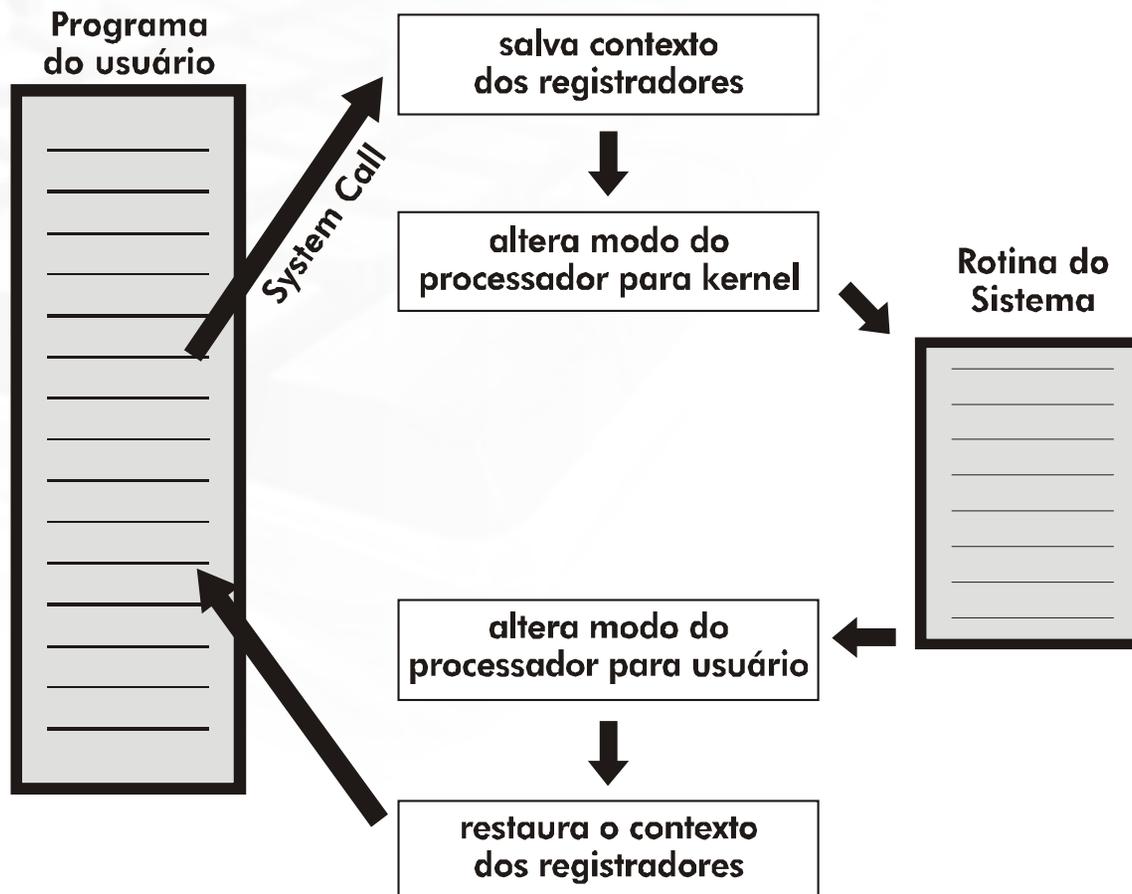
### ■ Exceção

- Ocorrem devido a utilizações indevidas de instruções ou de dados (e.g., divisão por zero, acesso a uma posição de memória protegida, overflow, etc.).

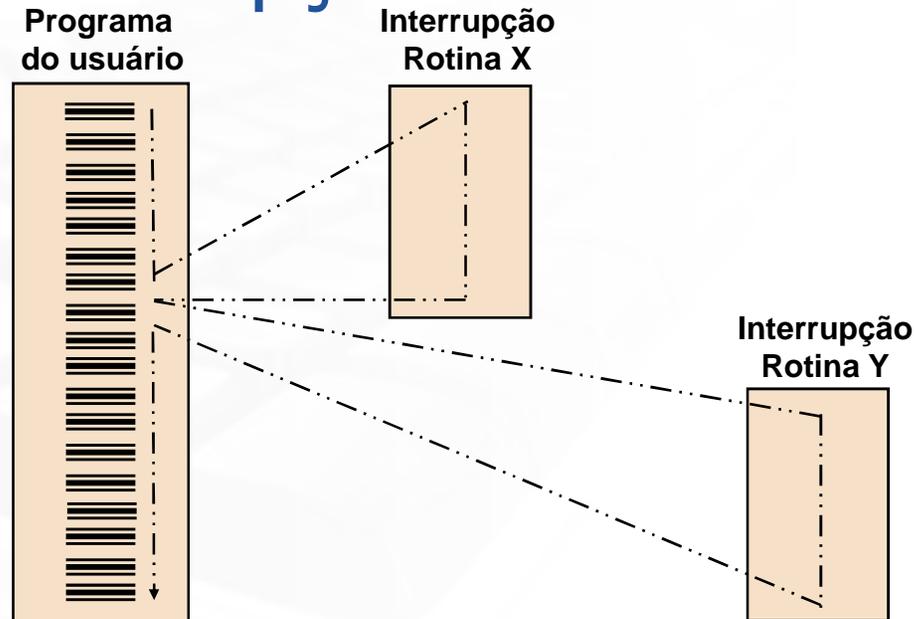
# Interrupção Externa e Interna



## Interrupção de Software (SVC)

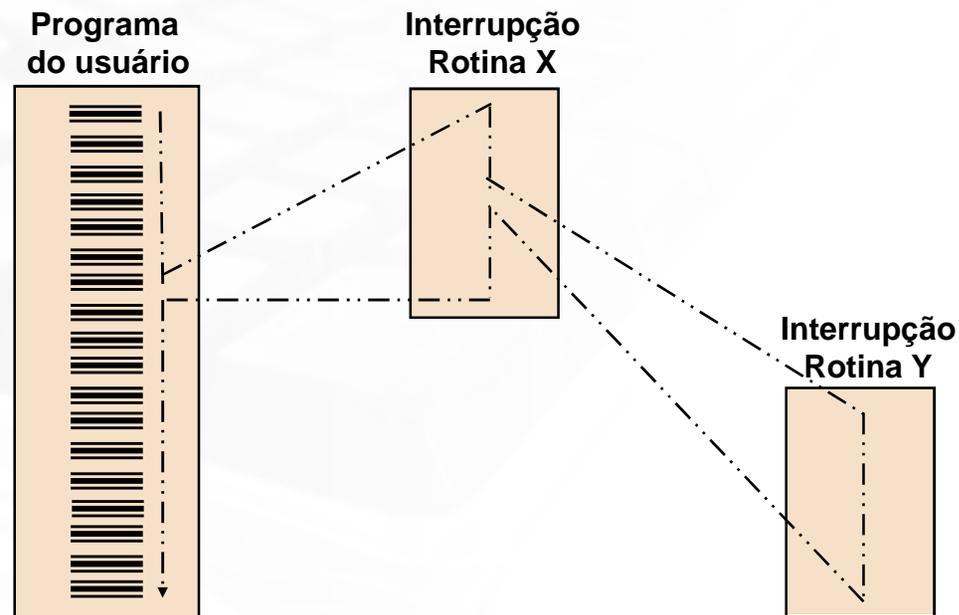


## Múltiplas Interrupções – Modelo Sequencial



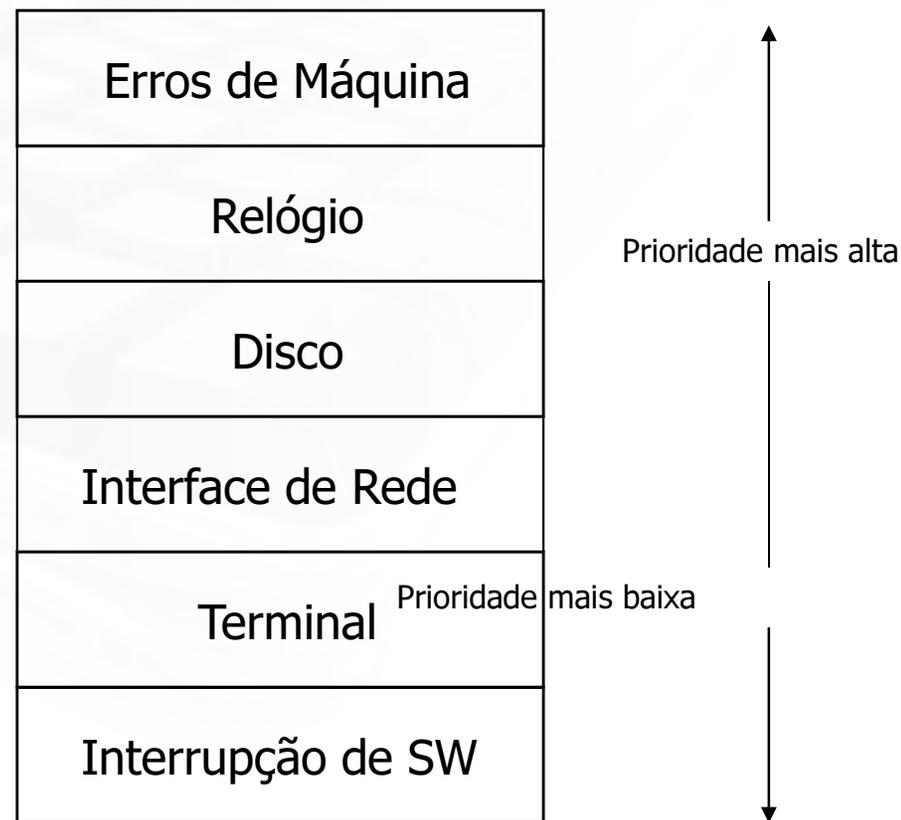
- A Rotina de Serviço desabilita as interrupções
- Uma nova interrupção só é tratada após o retorno
- A interrupção pode demorar a ser tratada, o que pode eventualmente ocasionar uma perda de dados
- Finalizada a Rotina de Serviço de Interrupção, o processador checa por interrupções adicionais

## Múltiplas Interrupções – Modelo Cascata



- Interrupções têm prioridade
- Interrupções com alta prioridade interrompem rotinas de serviço de interrupções de menor prioridade

## Níveis Típicos de Interrupção



## Inibição de Interrupções

- O núcleo (*kernel*) do S.O. alguma vezes previne a ocorrência de interrupções durante atividades críticas, que poderiam resultar em dados corrompidos se estas fossem permitidas.
- Assim, certas instruções (ditas *privilegiadas*) permitem colocar o processador em um certo nível de execução em que ele mascara (inibe) certos valores de interrupção.
- Interrupções mascaráveis.

## Rotina de Interrupção do Relógio

- O relógio (*clock*) é um elemento de hardware que interrompe a CPU em intervalos de tempos fixos.
  - *CPU tick, clock tick* ou *tick*.
  - Algumas máquinas requerem que o S.O. rearme o relógio após cada interrupção; em outras, o relógio rearma-se sozinho.
- A interrupção de relógio é a mais prioritária, só perdendo para a interrupção de falha de energia.
- Uma “Rotina de Interrupção do Relógio” (*Clock Interrupt Handler*) é executada em resposta a uma interrupção do relógio.

## Rotina de Interrupção do Relógio (cont.)

- A maioria dos computadores suporta uma variedade de intervalos:
  - Unix tipicamente configura o *CPU tick* em 10 ms.
  - A constante HZ (definida no arquivo param.h) armazena a frequência desejada para o *CPU tick*.
    - Ex: HZ=100 implica em um intervalo de *tick* de 10 ms.
- As funções do kernel são usualmente medidas em números de *CPU ticks* ao invés de segundos ou milissegundos.

## Rotina de Interrupção do Relógio (cont.)

- Tarefas típicas do *Clock Interrupt Handler*:
  - Reiniciar o relógio, se necessário.
  - Atualizar as estatísticas de uso da CPU p/ o processo corrente.
  - Realizar funções relacionadas ao escalonamento (recalcular prioridades, tratar evento de fim de fatia de tempo do processo corrente, etc.).
  - Manipular sinais (ex: enviar o sinal SIGXCPU para o processo corrente, caso ele tenha excedido a sua cota de uso de CPU).
  - Atualizar o *time-of-day* e outros *timers* relacionados.
  - Acordar processos de sistema quando apropriado (ex: *swapper* e *pagedaemon*) e manipular *callouts* e alarmes.