



O clear geral para uso externo pode ser mantido pela simples inserção no circuito, de uma porta E, ligada entre a NE e o clear comum aos 2 blocos, ficando o outro terminal da E, responsável pelo clear. A figura 6.75 apresenta a interligação dos blocos, com todas as modificações descritas, efetuadas.

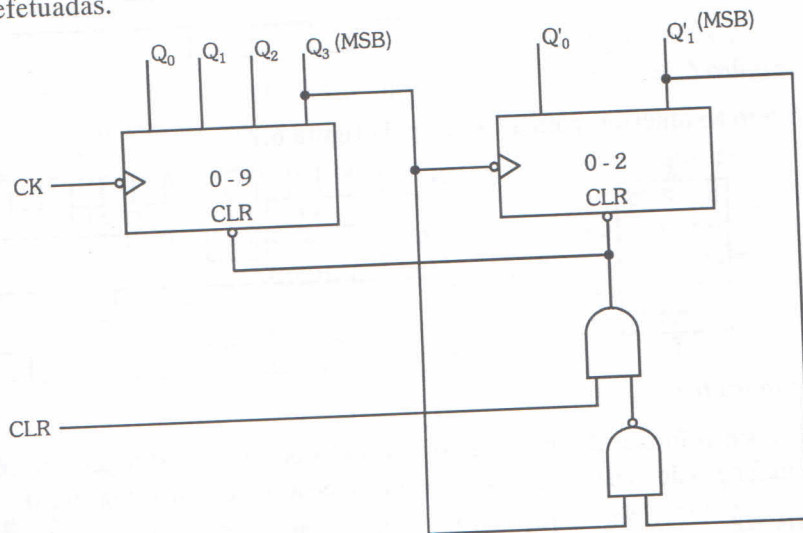


Figura 6.75

Notamos, pela figura, que aplicando 0 no terminal clear, teremos a saída da porta E em nível 0, independentemente do estado de saída do contador, levando este à situação de clear (estado 0).

6.5 Exercícios Propostos

- 6.5.1 Esquematize um flip-flop RS com entrada clock apenas com portas NOU. Para o circuito obtido, escreva as tabelas, mostrando a atuação de R, S e clock.
- 6.5.2 Em função dos sinais aplicados, determine a forma de onda da saída Q, para o flip-flop da figura 6.76.

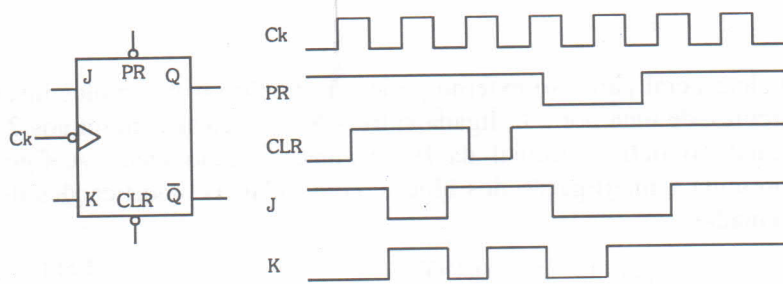


Figura 6.76

6.5.3 Idem ao anterior, para a flip-flop da figura 6.77.

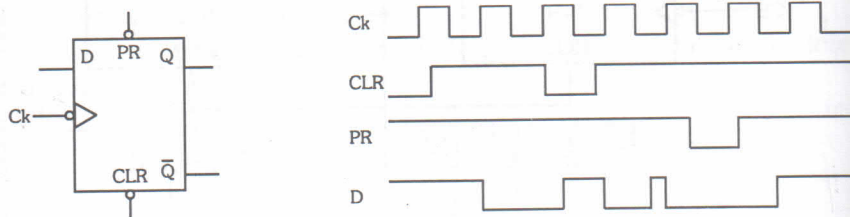


Figura 6.77

6.5.4 Esboce as formas de onda, para o registrador de deslocamento da figura 6.78, em função dos sinais aplicados, considerando a entrada enable igual a 0.

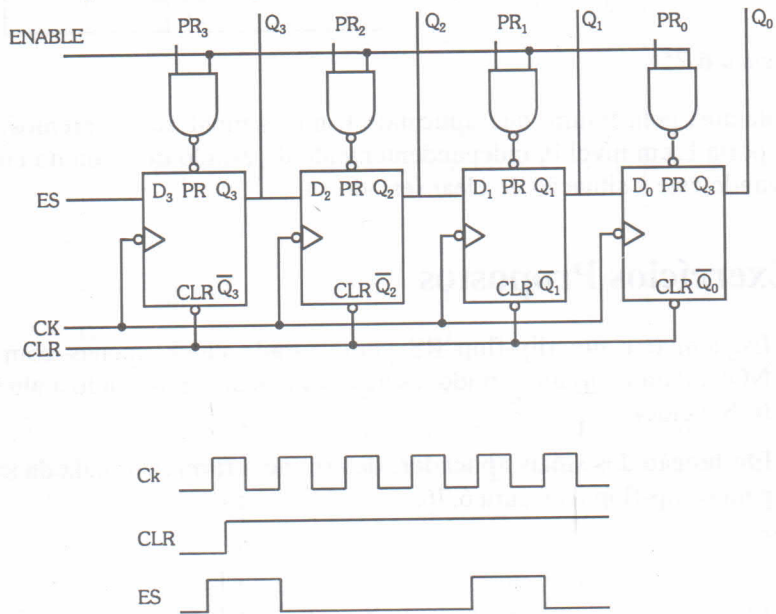
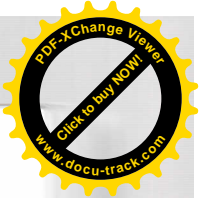
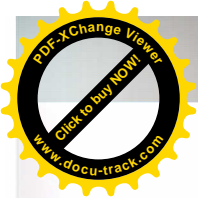


Figura 6.78



a figura 6.78, qual a 0.

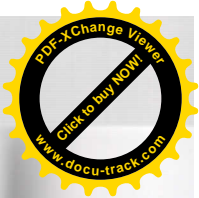


- 6.5.5 Determine a situação das saídas Q_3 , Q_2 , Q_1 e Q_0 para o circuito do exercício anterior, após 3 descidas de clock, sabendo-se que $PR_3 = 1$, $PR_2 = 0$, $PR_1 = 0$, $PR_0 = 0$ e $ES = 0$, que inicialmente houve a passagem do clear de 0 para 1, que o enable passou de 0 para 1 e logo após de 1 para 0.
- 6.5.6 No exercício anterior, o que aconteceria se ligássemos a saída Q_0 à entrada ES e, logo após, aplicássemos à entrada clock sucessivas descidas de pulsos?
- 6.5.7 A figura 6.79 mostra a situação de saída de um registrador de deslocamento de 6 bits, configurado para efetuar deslocamento à esquerda. Determine a nova situação de saída, no caso do pulso de clock aplicado ao sistema descer 2 vezes.

Q_5	Q_4	Q_3	Q_2	Q_1	Q_0
0	0	0	1	1	0

Figura 6.79

- 6.5.8 No exercício anterior, o que aconteceu numericamente com o resultado, após a aplicação dos pulsos?
- 6.5.9 Elabore um contador assíncrono de 0 a 8_{10} .
- 6.5.10 Altere o circuito obtido no exercício anterior, colocando uma entrada clear no contador para utilização externa.
- 6.5.11 Desenhe um contador assíncrono de 1 a 12_{10} . O circuito deve possuir uma entrada para estabelecer o caso inicial, através do nível 0 aplicado.
- 6.5.12 Esquematize um contador para trabalhar como divisor de frequência por 50.
- 6.5.13 Elabore um contador assíncrono de 9_{10} a 0. O circuito deve possuir um terminal que, quando aterrado, estabelece o caso inicial (9_{10}).
- 6.5.14 Idem ao exercício anterior, para um contador de 18_{10} a 0.
- 6.5.15 Desenhe o circuito de um contador assíncrono de 0 a 3_{10} para operar de forma crescente/decrescente, conforme nível aplicado a uma entrada X de controle ($X = 1 \Rightarrow$ crescente e $X = 0 \Rightarrow$ decrescente).



6.5.16 Elabore o circuito de um contador síncrono que execute a seqüência mostrada no diagrama da figura 6.80. Considere os casos não pertencentes ao diagrama, como irrelevantes.

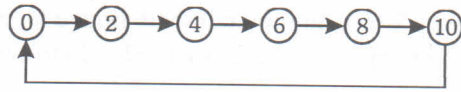


Figura 6.80

6.5.17 Projete um contador síncrono para gera a seqüência do código Excesso 3, conforme diagrama de estados visto na figura 6.81.

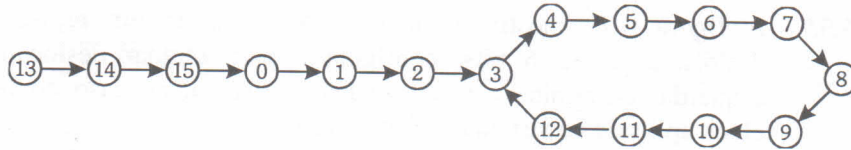


Figura 6.81

6.5.18 Obtenha as expressões simplificadas dos flip-flops de um contador síncrono para gerar a seqüência de 9_{10} a 0.

6.5.19 Determine o diagrama de estados do contador visto na figura 6.82. Considere que inicialmente a entrada clear foi acionada.

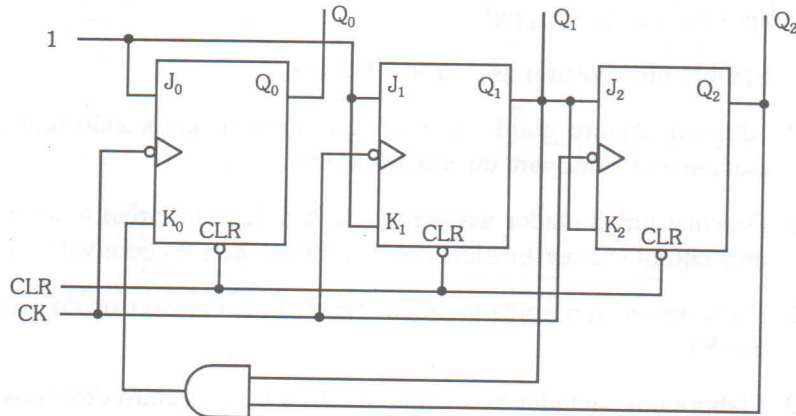


Figura 6.82

6.5.20 Escolha 2 blocos contadores e interligue-os de maneira a formar um sistema contador de 0 a 54_{10} . Desenhe o esquema de ligação, colocando uma entrada clear para utilização externa.