

5.6 Exercícios Propostos

- 5.6.1 - Elabore um Codificador Decimal/Binário para, a partir de um teclado com chaves numeradas de 0 a 3, fornecer nas saídas o código correspondente. Considere que as entradas das portas em vazio equivalem à aplicação de nível lógico 1.
- 5.6.2 - Projete um circuito combinacional para em um conjunto de 4 fios, fornecer nível 0 em apenas um deles por vez (estando os demais em nível 1), conforme seleção binária aplicada às entradas digitais.
- 5.6.3 - Elabore um decodificador 3 para 8 onde, conforme as combinações entre os 3 fios de entrada, 1 entre os 8 fios de saída é ativado (nível 1).
- 5.6.4 - Desenvolva um circuito que transforme do código BCD 8421 para o código de Johnson.
- 5.6.5 - Projete um decodificador do código Gray para o Excesso 3. Dê apenas as expressões simplificadas.
- 5.6.6 - Projete um decodificador para, a partir de um código binário, escrever a seqüência de 1 a 5 em um display de 7 segmentos catodo comum.
- 5.6.7 - Idem ao anterior, para escrever a seqüência da figura 5.62 em um display de 7 segmentos anodo comum.

CARACTERE	C	d	P	L	A	Y	E	r
CASO	0	1	2	3	4	5	6	7

Figura 5.62

- 5.6.8 - Monte a tabela e simplifique as expressões do decodificador do código Gray para hexadecimal, visualizado em um display de 7 segmentos catodo comum.
- 5.6.9 - Faça o projeto e desenhe o circuito para, a partir de um código binário, escrever a seqüência do sistema hexadecimal em um display de 7 segmentos anodo comum.
- 5.6.10 - Mostre como um bloco Somador Completo pode ser utilizado para efetuar a soma de 3 números de 1 bit.

- 5.6.11 - Esquematize, em blocos, um sistema subtrator para 2 números de 4 bits.
- 5.6.12 - Utilizando o sistema obtido no exercício 5.6.11, faça um estudo e conclua qual o resultado obtido no caso de o minuendo ($A_3 A_2 A_1 A_0$) ser menor que o subtraendo ($B_3 B_2 B_1 B_0$).
- 5.6.13 - Elabore um Meio Somador/ Meio Subtrator ($M = 0 \rightarrow$ Meio Somador e $M = 1 \rightarrow$ Meio Subtrator).
- 5.6.14 - Esquematize, em blocos, um sistema Somador/Subtrator Completo para 2 números de 4 bits.
- 5.6.15 - Estenda o circuito obtido no exercício resolvido nº 2 (item 5.48), para um de 4 bits.
- 5.6.16 - Utilizando blocos de Somadores Completos, elabore um sistema subtrator para 2 números de 2 bits.
- 5.6.17 - Utilizando blocos de Somadores Completos, elabore um sistema para 2 números de 2 bits que faça soma ou subtração, conforme o nível aplicado a uma entrada de controle M ($M = 0 \rightarrow$ soma e $M = 1 \rightarrow$ subtração).

6.1 I

C
lógica c

C
única e

C
entrada
geralme
seqüenc

N
quais fa

6.2 FI

D
temos 2
(clock).
genérico